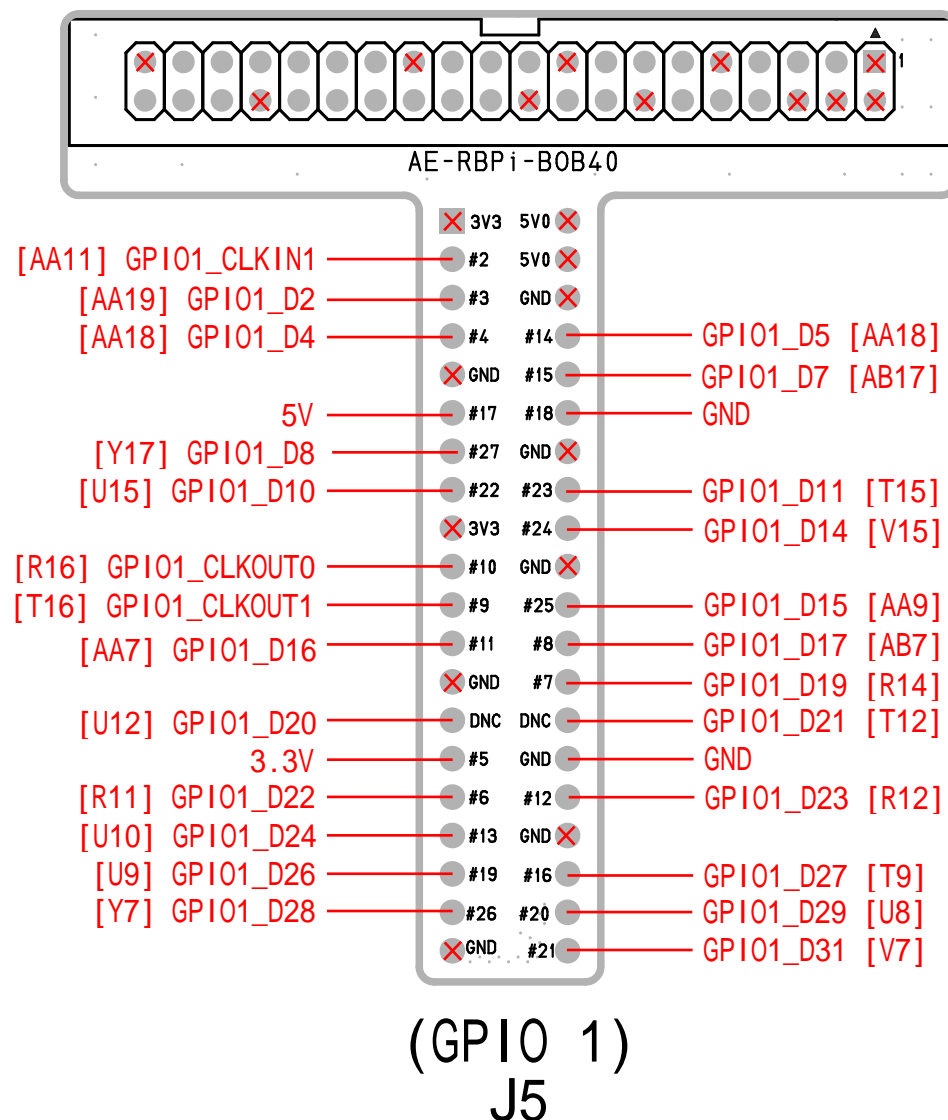
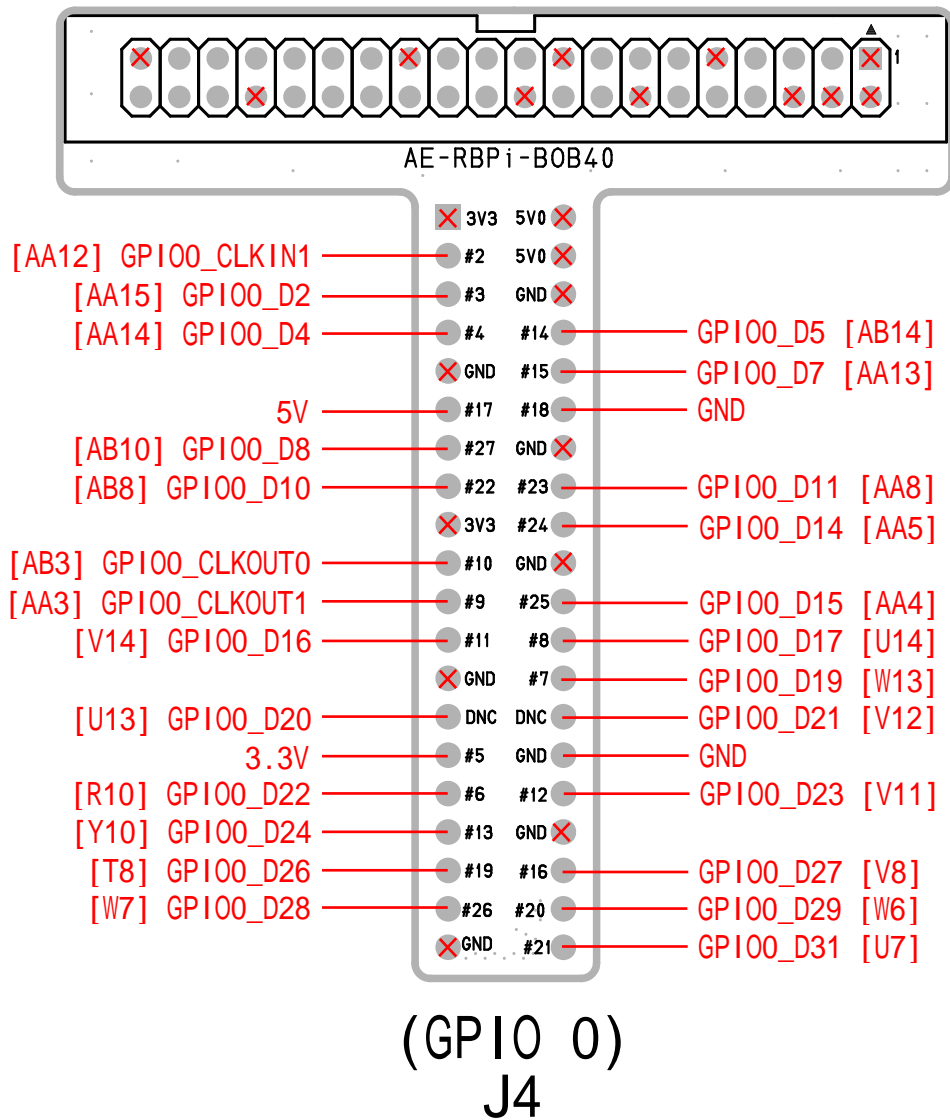


TERSIC DE0 GPIOからの引き出しケーブル 接続信号線対応図

2017.07.14. by fmiso



×の信号線は使用禁止
[]内は, FPGA Pin番号